

整理番号	13大-2
------	-------

育成試験の名称	音声入力によるハードウェア設計の自動化と効率化
実施機関及び担当者	大阪工業大学 工学部 電子工学科 教授 久津輪 敏郎
育成試験の目的	
<p>これまでの音声入力に関する基礎的研究に基づいて、音声辞書の作成、プログラムの効率化、自然言語での対話形式入力の効率化(話しの流れを認識して、選択可能な条件群より一つを選択)等の研究を更に継続発展させる。そして(1)我々が開発するアプリケーションプログラムがVHDLの書き込みタイプを判断し、(2)記述の大半をアプリケーション側で処理することによって、(3)VHDLをある程度理解できていると、対話的に簡単にハードウェア設計が出来るようにする。</p>	
試験方法	
試験項目	内 容
音声辞書の作成	ハードウェア記述を効率的に行うために、音声データの蓄積方法を検討し、効率的な蓄積方法を設定した。
音声辞書の最適配置によるプログラムの効率化	市販の音声認識ソフトウェアを利用して、効率よくハードウェア記述を行うために、音声認識アプリケーションプログラム(VRAP)を開発した。
自然言語での対話形式入力の効率化	市販の音声認識ソフトウェアとVRAPのインターフェイスを取るためグラフィカルユーザインターフェイスを開発した。さらにより改良したVRAPを開発し、それに伴う音声辞書配置の最適化を検討した。より使いやすいシステムを目指して、種々の検討を行い、音声入力の数をできるだけ少なくして設計を行えるようにした。
実用的なVHDLの自動生成プログラムの開発	実用的なVHDLの自動生成プログラムの開発にあたり、ボイスコミュニケーションの効果を検討し、それを利用したプログラムを開発した。
システムとして動作するFPGAの作製	今回作成したアプリケーションプログラムを用いて、1例として全加算器 Full Adder の記述を行った。効率的に行うため必要なブロックを指定しそれに適したパラメータを与えることで、設計が容易になることと、FPGAへの書き込み動作の確認を行った。
簡単なCPU程度のハードウェアの実現	CPUは種々の回路やモジュールの組合せであるから、現状の方法でも実現可能であるが、より効率化し実用化するためには、上の各項目について、更なる改良が必要であると考えてさらに検討中である。
予算額	200万円
試験結果	
<p>市販の音声認識ソフトウェアを利用してハードウェア記述を効率的に行うために、音声データの蓄積方法を検討し、音声認識アプリケーションプログラム(VRAP)を開発した。また、市販のソフトとVRAPのインターフェイスを取るGUIを開発し、実用的なVHDLの自動生成プログラムを開発した。そのためにボイスコミュニケーションの効果を検討し、それを利用したプログラムを開発しFPGAへの書き込み実験を行い動作を確認した。</p>	
現在の状況及び今後の展開方策	
<p>平成13年度RSP育成試験に採択され、平成14年度は日本学術振興会、科学研究費補助金に採択され、継続して研究中。 本研究に対する科学研究費補助金は平成16年度で終了となるので、これまでの成果を学会論文誌に投稿すべく準備をしている。</p>	