

研究成果（小テーマにつき2ページ以内でまとめてください）

<p>サブテーマ名：1 ZnO-TFT技術の開発 小テーマ名：1-1 ZnO-TFT技術の開発</p>
<p>サブテマリーダー（所属、役職、氏名） 高知工科大学 総合研究所 教授 平尾 孝</p> <p>研究従事者（所属、役職、氏名） 高知工科大学 総合研究所 准教授 古田 守 高知工科大学 総合研究所 准教授 李 朝陽 高知工科大学 総合研究所 助教 古田 寛 高知工科大学 総合研究所 助手 松田 時宜 高知カシオ（株） 平松 孝浩</p>
<p>研究の概要、新規性及び目標</p> <p>研究の概要 コア研究室が所有する ZnO 薄膜形成技術、TFT プロセス技術と、カシオ計算機が有する非晶質シリコン（a-Si:H）TFT 実用化技術・液晶ディスプレイ技術を融合し、高移動度 ZnO-TFT の量産プロセスの開発、ディスプレイデバイスの事業化を行なう。</p> <p>研究の独自性・新規性 酸化物透明材料であるZnO薄膜をTFT活性層に用いた高移動度TFT技術は従来のa-Si:H TFTの限界を打破する技術として独自性・新規性を有する内容である。加えて、ZnO-TFTのアレイ化技術の開発ならびに商品レベルのディスプレイデバイス実証は世界でも例がなく、新規性を有する。</p> <p>研究の目標（フェーズ毎に数値目標等をあげ、具体的に） フェーズZnO-TFT 基本素子構造、プロセス原型開発 ZnO-TFTスイッチング動作による液晶駆動（セグメント表示）原理実証 フェーズZnO-TFTによる製品レベルのディスプレイデバイス動作実証 ZnO-TFT量産プロセス仕様の決定</p>
<p>研究の進め方及び進捗状況（目標と対比して）</p> <p>平成16年 ボトムゲート構造基本素子構造の開発と7セグメント液晶表示装置実証 （第1回研究成果発表会）</p> <p>平成17年 高移動度（$\sim 50\text{cm}^2/\text{V}\cdot\text{s}$）トップゲートTFT実証と6万画素液晶原理実証 （第2回研究成果発表会）</p> <p>平成19年 ZnO-TFT量産プロセス仕様決定と製品レベルの動画表示6万画素液晶実証 （最終年度研究成果報告会）</p>
<p>主な成果</p> <p><u>ZnO-TFT 量産技術仕様の決定</u></p> <ul style="list-style-type: none"> ・ ZnO 薄膜結晶性制御・耐熱性制御技術の開発 ・ 高品質絶縁膜形成技術・界面制御技術の開発 ・ ZnO 微細加工技術・コンタクト形成技術 ・ ZnO 保護膜形成技術 ・ 低温（150）プロセスによる高品質絶縁膜形成技術 <p>等、ZnO-TFT 基本プロセス技術ならびに量産プロセス仕様の確立</p> <p><u>ZnO-TFT の液晶ディスプレイの応用</u></p> <p>ZnO-TFT 駆動液晶ディスプレイとしてカシオ計算機（株）の実製品である a-Si:H-TFT 液晶（対角 1.46 インチ、61,600 画素）をモチーフデバイスとし、ZnO-TFT アレイ化技術が実製品レベルの技術水準にあることを確認・実証した。平成 17 年にはトップゲート構造 ZnO-TFT にて、移動度 $50\text{cm}^2/\text{V}\cdot\text{s}$ の実証とアクティブ駆動液晶ディスプレイの画像表示に世界ではじめて成功し、研究成果発表会に出展した。この研究成果は酸化物 TFT のディスプレイデバイス展開をはじめ実証したものであり、2006 年の国際会議 SID2006 にて『Distinguished Paper Award』を受賞するなど世界的に高い評価を受けると同時に、酸化物 TFT によるディスプレイデバイス研究の発展に大きく貢献したものである。平成 18 年以降は ZnO-TFT 実用化技術「量産時に要求される均一性や特性安定性（信頼性）」の構築に重点を置き、TFT 構造を量産に好適なボトムゲート構造に変更し、均一性・特性再現性に優れ、a-Si:H TFT の 10 倍の移動度 $5\text{cm}^2/\text{V}\cdot\text{s}$ を有する ZnO-TFT 量産プロセスを構築した。開発したボトムゲート ZnO-TFT を用い作製した 6 万画素カラー ZnO-LCD は、17 年度のそれに対し大幅な表示品位の改善に成功し、製品並みの動画表示ができることを実証した。この結果は平成 19 年 10 月 25 日開催の最終年度研究成果報告会にて展示発表を行なった。</p> <p><u>ZnO-TFT 信頼性の実証</u></p> <p>ZnO-TFT 駆動液晶ディスプレイの信頼性試験において、量産技術として確立されている a-Si:H TFT と同等の信頼性を有すること、すなわち 60 -90%動作試験において 250 時間以上連続動作して欠陥発生（増</p>

加)のないことを確認した。

ZnO-TFTの電子ペーパー応用

ガラス基板上に作製した ZnO-TFT アレイと、反射型でメモリー性を有するカイラルネマチック液晶とで構成した電子ペーパー表示デバイス (100ppi、64 画素数) を試作・実証し、ZnO-TFT が電子ペーパー駆動用 TFT の有力な候補の一つであることを確認した。また、フレキシブル基板に適用可能な最高温度 150 以下での高品質・低温絶縁膜形成技術ならびに ZnO-TFT 技術の開発を行ない、TFT 特性を実証済みである。

ZnO-TFTの紫外線 (UV) センサー応用

大面積化が容易で安価なガラス基板上への ZnO-TFT アレイ化技術の紫外線 (UV) センサー展開を行なった。ZnO-TFT 紫外線センサーは大面積・アレイ化が容易であり、点センサーのみならず、線・面センサーを実現可能であることを特長とする。

ZnO-TFT の紫外線 (UV) センサー応用に関して、基本特性 (光応答速度、線形性、波長選択性) の評価を行ない、可視光との選択性を有する高感度、低案電流、高速応答を確認した。高知の地場企業である (株) 土佐電子と共同で ZnO-TFT 紫外センサー素子 25 個をアレイ化したライン (線) センサーを試作実証し、紫外光の二次元センシングが可能であることを実証した。

特許件数：44 件 (共同研究機関との共同発明含む) 査読論文数：19 件 (論文賞 2 件)

口頭発表件数：45 件 (国際学会招待講演 1 件、ほか依頼講演多数)

研究成果に関する評価

1. 国内外における水準との対比

国内外の研究機関の ZnO-TFT に関する研究は、大面積化が困難な PLD 法による ZnO 成膜や、微細化が困難なメタルマスクやリフトオフといったプロセスによる TFT 単体の原理実証に留まっている。これに対し本事業は、大面積化が容易なスパッタリング法による ZnO 成膜、微細化可能なフォトリソグラフィ法を用いたアレイ化技術により、a-Si:H TFT の 10 倍以上の移動度の実証に加え、世界ではじめて製品レベルの画素数 (6 万画素) を有する ZnO-TFT アクティブ駆動液晶ディスプレイの動画表示を実証した点で他の研究機関に対して大きな進歩性を有する。

2. 実用化に向けた波及効果

本事業では ZnO-TFT の基本技術の開発と同時に、実用化に向けた応用開発として液晶ディスプレイ、電子ペーパーといったディスプレイデバイス、および紫外線センサーの開発を進めてきた。ディスプレイデバイスに関しては ZnO-TFT の高移動度・低温プロセス性を活かした液晶ディスプレイ・有機 EL・電子ペーパー分野における本技術の重要性が広く認識されるようになり、実用化に向けた開発が加速している。紫外線センサーについて地元企業である (株) 土佐電子、(株) 高知豊中技研と共同で高知県地域研究成果事業化支援事業の採択を受け、事業化開発を推進中である。

残された課題と対応方針について

ZnO-TFT のディスプレイ応用については、今後高移動度が要求される用途として有機 EL ディスプレイと大画面・高速駆動 (高フレームレート) 液晶ディスプレイが、低温プロセス性が重視されるフレキシブルディスプレイ (電子ペーパー) があげられる。ZnO-TFT はこれら用途に対して好適な技術であり、フェーズにおける体制構築が重要である。

	JST 負担分 (千円)							地域負担分 (千円)							合計
	H14	H15	H16	H17	H18	H19	小計	H14	H15	H16	H17	H18	H19	小計	
人件費	803	10,449	18,549	16,388	22,209	20,130	88,528	0	613	8,285	4,910	8,854	6,695	29,357	117,885
設備費	42,219	17,875	65,311	33,658	57,719	12,888	229,670	0	62,061	142,617	3,465	420	0	208,563	438,233
その他研究費 (消耗品費、 材料費等)	2,275	12,108	16,802	15,714	22,243	9,941	79,083	369	383	12,621	11,111	17,070	11,106	52,660	131,743
旅費	389	2,518	5,649	4,417	3,274	2,616	18,863	0	0	0	0	0	0	0	18,863
その他	290	31	1,301	1,085	1,544	2,131	6,382	0	0	0	0	0	0	0	6,382
小計	45,976	42,981	107,612	71,262	106,989	47,706	422,526	369	63,057	163,523	19,486	26,344	17,801	290,580	713,106

代表的な設備名と仕様 [既存 (事業開始前) の設備含む]

JST 負担による設備：2チャンバースパッタ装置、FTS スパッタ装置、ドライエッチング装置
地域負担による設備：プラズマ CVD 装置、自動コーターデベロッパ

複数の研究課題に共通した経費については按分する。