

残された課題と対応方針について

製品化にはアライメント自動化、ユーザーインターフェースの開発が必要になる。
受注活動と試作機の開発資金の確保に努める。

	J S T 負担分 (千円)							地域負担分 (千円)							合 計
	H 11	H 12	H 13	H 14	H 15	H 16	小計	H 11	H 12	H 13	H 14	H 15	H 16	小計	
人件費	0	0	3500	9500	7600	2500	23100	3000	14500	4300	4300	4200	2000	32300	55400
設備費	119100	44600	0	3100	0	0	166800	0	25700	0	21200	18700	12300	77900	244700
その他研究費 (消耗品費、材 料費等)	171	4240	7760	6880	6720	2160	28480	3200	12720	4240	22640	14880	6400	64080	92560
旅費	180	1060	1940	1720	1680	540	7120	800	3180	1060	5660	3720	1600	16020	25220
その他	1000	1000	2700	1900	2100	500	9200	0	0	0	0	0	0	0	9200
小 計	121000	50900	15900	23100	18100	5700	234700	7000	56100	9600	53800	41500	22300	190300	425000

代表的な設備名と仕様 [既存 (事業開始前) の設備含む]

J S T 負担による設備 : C D - S E M、クリーンブース、ワークステーション

地域負担による設備 : 対物レンズユニット、収束レンズユニット、静電偏向ユニット、3 D 画像ステーション

[様式 6]

研究成果

サブテーマ名 : 計測技術開発
小テーマ名 : 高速 LSI テスト

サブテマリーダー : ルネサステクノロジ(株)熊本工場長神立信一

研究従事者 : 広島大学 佐々木守、熊本大学 福迫武、熊本県工業技術センター 石松賢治、ルネサステクノロジ 金沢守道、サンヨー工業 長畑博之、(株)東京カソード研究所 鈴木幸三郎

研究の概要、新規性及び目標

研究の概要

ネットワーク、電子機器の高速化に伴い、LSI の I/O インタフェースのデータ転送速度が 2.5G ビット/秒とこれまでの 20 倍の速度である。このような高速 LSI の I/O を低コストでテストする方法を提案する。

- ・ LSI の中に高速 I/O を評価する回路を組み込み、ループバックパスを配置したテストボード上に LSI を配置する。LSI からテスト信号を送信し、ループバックパスを介して信号を戻し、同じ LSI で受信し、その可否を判定する方式である。この方法では、半導体工場にある既存のテストを使用することができる。研究では、高速 I/O とそれをテストする回路を内蔵する LSI を試作し、半導体工場内で実際に I/O のテストを行い、提案するテスト方式の有効性を検証する。
- ・ 高速なデジタル信号が伝送可能なプローブカードを開発する。同軸構造を持つフレキシブルなプローブカードを設計、試作し、5G ビット/秒のデジタル信号が伝送できることを確認する。
- ・ LSI テストボードで使用する高周波リレー (RF リレー) を 2.5G ビット/秒に対応したリレーを開発する。

研究の独自性・新規性

- ・ ループバックパスを設けたテストボードを使って、量産現場で使用できる高速 I/O のテストはこれまでなく、独自性・新規性がある。
- ・ フレキシブルなプローブカードは、同軸構造を持たせることにより、高周波特性の改善、特にクロストークが改善できる。
- ・ RF リレーでは、リレー内のインピーダンスが高いため、高周波特性を悪化させていた。リレーの中間部分のインピーダンスを低下させることにより、リレー全体のインピーダンスを伝送路のインピーダンスに近づけることにより、高周波特性を向上させることができる。

研究の目標

フェーズ : 高周波に対応したフレキシブルなプローブカードの開発 (5G ビット/秒)

フェーズ : 高速 I/O テスト方式の実証。(エラービットレシオ評価)

RF リレーの開発 (インサクションロス、6.25GHz で -1dB)

フェーズ : 高速 I/O テスト方式の実用化、RF リレーの事業化

研究の進め方及び進捗状況

- ・ 試作 LSI は、広島大学で設計し、TSMC (Taiwan Semiconductor Manufacturing Company Ltd.) で 0.35 μm プロセスを使い試作した。2004 年 3 月に目標とする性能 (2.5G ビット/秒対応) を持つ LSI を試作できた。2004 年度に、ルネサステクノロジの熊本工場、数十個の試作 LSI のエラービットレシオ (EBR) を測定することができた。
- ・ RF リレーを試作を行った結果、インサクションロスが 8GHz で -1dB ある。しかし、アイソレーションが悪かった。三次元高周波シミュレーションを用いて、リレーの構造を変え解析した結果、RF リレーのアイソレーションを -30dB 以下にすることができることを確認した。

- ・同軸構造を持つフレキシブルなプローブカードを設計、試作し、5G ビット/秒のデジタル信号を伝送することを確認した。

主な成果

具体的な成果内容

- ・高速 I/O を効果的にテストする LSI を試作し、実際の半導体現場で LSI のエラービットレシオを測定することができ、提案する高速 I/O テスト手法の有効性を確認することができた。
- ・高周波リレーを実現するためのリレー構造を得ることができた。(8GHz でインサーションロス-1dB, アイソレーション-30dB 以下)
- ・同軸構造を持つフレキシブルなプローブカードを設計、試作し、5G ビット / 秒のデジタル信号を伝送することを確認した。

特許件数：1 (予定) 論文数： 2 口頭発表件数：6

研究成果に関する評価

1 国内外における水準との対比

- ・半導体の量産現場で、高速なテストを使わずに、高速 I/O をアット・タイム・テストする手法はこれまでなかった。現在のところ、高速 I/O を量産現場でアット・タイム・テストするには、提案する方式しかない。
- ・これまでのリレーは周波数が 2GHz までのものしかなく、周波数が 8GHz に対応した RF リレーは、画期的なものであり、国内外の物に比べて抜きん出ている。
- ・本研究で開発したプローブカードは、5G ビット/秒のデジタル信号を伝送できることを確認した。クロストークの性能は優れている。

2 実用化に向けた波及効果

- ・LSI のテストにおいて、内部ロジックの BIST 化が進んできているが、今回のテスト方式は、I/O 部分の BIST 化を進めるものであり、LSI のテストの BIST 化、効率化に大きな波及効果がある。
- ・RF リレーは、インサーションロスを大きく改善できることがわかり、大きな波及効果がある。
 - ・ 本研究で開発したプローブカードは、5G ビット/秒のデジタル信号を伝送できることを確認した。

残された課題と対応方針について

- ・この事業で、高速 I/O のアット・タイム・テストの基本的な効果を実証することができた。今後は、どのレベルでの I/O テストが必要か等の具体的な LSI に対応したテストスペック等の調査が必要である。
- ・RF リレーは、RF リレーの形状を変えることで、アイソレーションがかなり改善されることが知見として得られた。今後は、実際に RF リレーの試作・評価を行い、実用性の高い RF リレーの開発を行う。
- ・フレキシブルなプローブカードは、装置に組み込んだ場合の機械的な耐久性が課題である。装置全体と組み合わせて検討していく。

	J S T 負担分 (千円)							地域負担分 (千円)							合 計
	H 11	H 12	H 13	H 14	H 15	H 16	小計	H 11	H 12	H 13	H 14	H 15	H 16	小計	
人件費	0	0	2800	2400	1500	400	7100	3800	3800	5000	4800	4800	4500	26700	33800
設備費	0	3300	4100	1800	0	0	9200	0	6700	0	0	0	0	6700	76200
その他研究費 (消耗品費、 材料費等)	0	1040	3040	1920	5280	1440	12720	22720	2720	3360	9840	2800	5120	46560	59280
旅費	0	260	760	480	1320	360	3180	5680	680	840	2460	700	1280	11640	14820
その他	0	1000	2100	500	1100	200	4900	0	0	0	0	0	0	0	4900
小 計	0	5600	12800	7100	9200	2400	37100	32200	74200	9200	17100	8300	10900	151900	189000

代表的な設備名と仕様 [既存 (事業開始前) の設備含む]

J S T 負担による設備：デジタル・サンプリング・オシロスコープ、サンプリングモジュール
 地域負担による設備：ネットワークアナライザ