

研究テーマ 多元感覚情報感温感圧センサシステム / 多元感覚センサモジュール構築に向けた要素技術の開発

研究員 中居倫夫 宮城県産業技術総合センター 共同研究員
天本義己 宮城県産業技術総合センター 共同研究員

1 フェーズ

(1) 研究の概要

多元感覚センサーモジュールの構築に向け、感温感圧二次元アレイセンサにおけるセンサ信号の高速収集およびデジタル変換を可能にする回路モジュールの設計・試作と測定精度の向上の検討を行なった。

(2) 研究目標

二次元アレイセンサの高速信号収集とデジタル変換パーソナルコンピュータをベースとして構築する。

センサアレイの微小な信号変化（センサ抵抗に対しフルスケール1%程度の変化）を検出可能な制度の実現。

(3) 実施内容

A. 蒸着源作製：高純度化学製純度99.9%のSiO₂粉末（粒径0.8μm）を20×13mmの円柱状に圧粉成形し、Ptプレートの上に載せ、大気中1473Kで2時間焼成後、炉冷したものを蒸着源として用いた。

B. 成膜：ガラス基板（#0211、50×50×0.2mm）を装置内試料ホルダーに取り付け、装置内圧力を1×10^(-4乗)Paとし、基板を763Kに加熱した後、電子ビームを用いて上記蒸着源を加熱溶融し、ガラス基板上に5分間蒸着成膜を行った。成膜中、基板は毎分5回の回転速度で回転させた。成膜後、電子ビームの出力を落としシャッターを閉じた後、基板の回転および加熱を中止し、基板温度373Kまで真空チャンバー中で冷却を行った後、真空を破り、試料を装置より取り出した。

C. 評価：得られた膜は、肉眼では透明で、テスターによる電気抵抗測定では絶縁体であった。また、そのX線回折図形には結晶性の化合物の生成は認められなかった。基板上に約20μmの厚さの膜が密着性良く成膜され、ピンホールは見られなかった。膜の表面組織は、50nm以下の粒から成っていることが観察された。結果として、ピンホールのない良質な絶縁膜を安価かつ高速に成膜する方法の一つとして、電子ビーム蒸着法が有用であることが示された。

二次元アレイセンサの信号を収集する回路として、行および列の番地を指定し、その番地における抵抗変化を出力する回路を設計・試作した。

本研究で開発するセンサー素子は、温度および圧力を電気抵抗変化として検出する素子であり、その抵抗変化率は、想定される温度圧力範囲において、感圧素子で 1%程度、感温素子で 40%程度が目標値として想定されている。目標とする圧力分解能は数 gr / エLEMENT、温度分解能は 1 となっており、これらの分解能を実現するためには、素子抵抗値を基準として 0.01%の測定精度の実現が必要と考えられる。

本研究が目標とする素子の抵抗変化が検出可能であり、二次元アレイセンサ信号収集回路への拡張が容易な回路として、図 1 のような演算増幅器を用いた回路を提案した。本回路の回路特性は式(1)で表され、 $R_{s1} \gg R_{s2}$ となるように抵抗値を選択することでセンサ素子の抵抗変化 R_{s1} を増幅して検出することが可能になる。図 2 に本回路を用いて測定した、抵抗 R_{s1} の変化に対する出力電圧の関係を示す。ここで、 $R_{s2}=1\text{ k}$ 、 $R_f=19.80\text{ k}$ 、 $V_{const.}=4.996\text{ V}$ とした。図の矩形マーカーが実測値、実線が式(1)からの計算値である。本測定では、出力を 4,000 回相加平均してプロットしているが、誤差は図のマーカーの大きさ程度となっている。本図から、測定値と計算値がよく一致していることが分かり、誤差も比較的小さいことが分かった。

本回路を二次元アレイ化し多点の信号を収集する際、一点あたりの平均回数を多くすることは高速化の観点から現実的な方法ではない。図 3 は、測定値の平均回数と誤差の関係を測定した結果である。本実験結果から、平均回数が 300 回以下になると急激に誤差が大きくなることが分かった。本実験では、データの取りこみに 12bit の A/D 変換器を使用しており、数値の量子化誤差のために図のような測定限界(誤差 0.02%)が現れるものと考えられる。今後、測定的高速化と高精度化を実現するにあたり、A/D 変換器を 16bit とすること、および定電圧源 ($V_{const.}$) の電圧精度向上を図る等による測定精度向上の検討が必要になると考えられる。

図 4 は、試作検討を行った二次元アレイセンサの信号収集回路の概略図である。本回路は、マルチプレクサにより行・列の番地を指定して、16 行 16 列の二次元アレイにおける指定番地の抵抗変化を図 1 の検出回路を用いて電圧信号として出力する回路である。本回路から出力された信号は A/D 変換器によりパーソナルコンピュータに取り込まれ、二次元データの表示には、CRT ディスプレイ上に各点のセンサ測定量の分布状態を表現するために測定量に応じ色を変化させる二次元分布図を表示するソフトウェアを試作した。試作したシステムの概略図を図 5 に示す。図 6 は試作した二次元アレイセンサ信号収集回路であり、図 7 はパーソナルコンピュータを中心としたシステム全体像である。本試作システムの動作確認を行ったところ、図 8 のように、設計通り指定番地における抵抗変化のディスプレイ表示がなされることが確認され、OS として使用した windows98 上において表示速度 10 画面 / 秒を実現可能であることが確認された。

さらなる検討として、本テーマで実現検討しているセンサ（ R/R が 1%程度）の抵抗変化を精度よく検出するために、アレイセンサ信号収集回路に供給する基準電圧の高精度化と、センサ抵抗値の変化分（ R ）のみを増幅させて出力する信号増幅回路について検討した。試作した信号増幅回路の動作特性評価を行ったところ、以下の特性が得られた。なお、本試作回路において、差動増幅の増幅率は 100 倍に設定した。

- ・電圧源の電圧安定性： $4.9995\text{V} \pm 50\mu\text{V}$ (25)
- ・電力増幅後のセンサ供給電圧安定性（一定温度）： $4.9995\text{V} \pm 50\mu\text{V}$ (25)
- ・電力増幅後のセンサ供給電圧の温度変化： $19\mu\text{V}/$ (0 ~ 40)
- ・レファレンス電圧安定性：設定電圧値 $\pm 50\mu\text{V}$ (25)
- ・レファレンス電圧の温度変化： $84\mu\text{V}/$ (0 ~ 40)
- ・出力電圧の電圧安定性：設定電圧値 $\pm 10\text{mV}$ (25)
- ・出力電圧の温度変化（差動増幅率 100 倍）： $-6.2\text{mV}/$ (0 ~ 40)

さらに、二次元アレイセンサの特性バラツキを信号収集回路およびソフトウェアにより補正し、定量的分布情報を得るシステム設計について調査検討した。本補正方法のアルゴリズムを図 9 に示す。

最終的に、以上の検討を基にシステム設計を行った。信号増幅回路とセンサ感度バラツキ補正を考慮したアレイセンサ収集システムの信号収集部の回路図を図 10.1 と図 10.2 に示す。

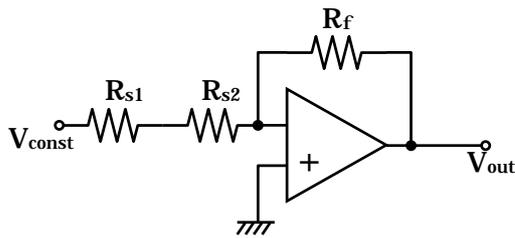
結果として、増幅回路を組込んだアレイセンサ収集システムを設計し、回路図を明らかにするとともに、その回路特性を明らかにした。さらに、LABVIEW により開発した、二次元アレイセンサ収集システムのドライブソフトウェアによりアレイセンサ出力表示を含めたシステムの駆動が可能になった。

(4) 結果

感温感圧二次元センサアレイセンサの情報をパーソナルコンピュータういベースとして、高速収集するため回路構成を提案し、モジュールの試作を行なった。フェーズにおいて完成予定の感温感圧センサアレイに想定されるセンサ出力変化（センサ抵抗に対しフルスケールの 1%程度の変化）に対して十分な精度と安定性を確保できるめどがつけられた。

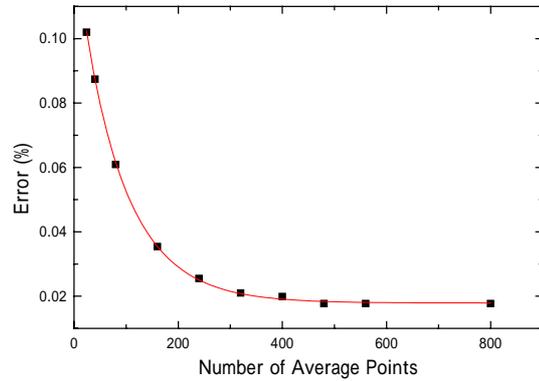
2 フェーズ以降

アレイセンサ収集システムの基本設計は終了したと考えられる。今後は、センサ素子開発の進捗を受け、システム化を検討するにあたって、アドバイザーとして貢献する予定である。



- $V_{const.}$: Constant Voltage (5 V)
- R_{s1} : Transducer (10k \pm 0.5%)
- R_{s2} : Constant Resistor (1 k)
- R_f : Constant Resistor (20k)

☒ 1 Electric Circuit for Detecting Resistance of Transducer

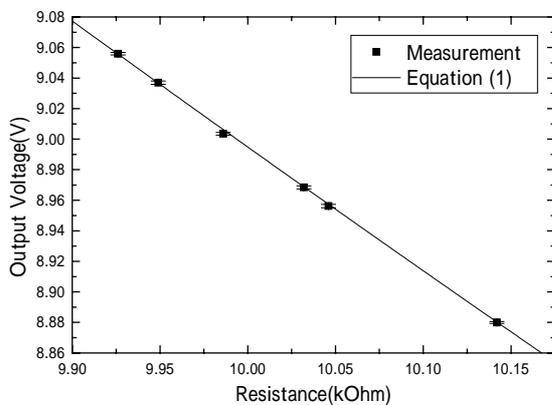


☒ 3 Relationship between Number of Average Points and Error of Detection

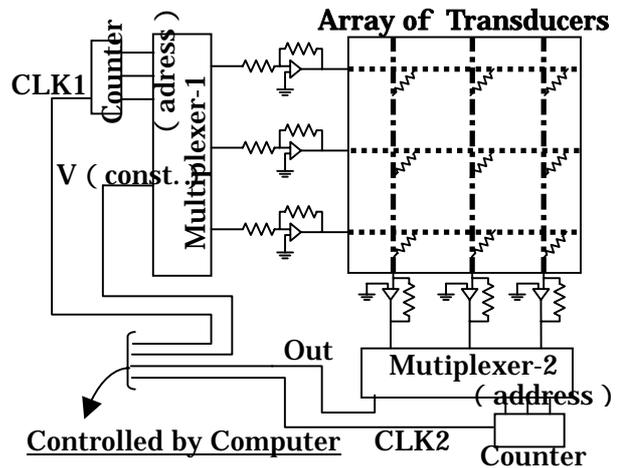
Equation of output voltage for the circuit of

fig.1

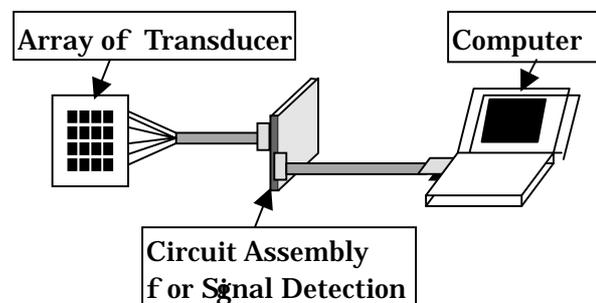
$$V_{out} = - \frac{R_f}{R_{s1} + R_{s2}} V_{const.} \quad \text{---(1)}$$



☒ 2 Relationship between Resistance and Output Voltage in the Circuit of fig.1



☒ 4 Schematic Illustration of Circuit Assembly for Signal Detection



☒ 5 Schematic Illustration of Whole System for Signal Detection

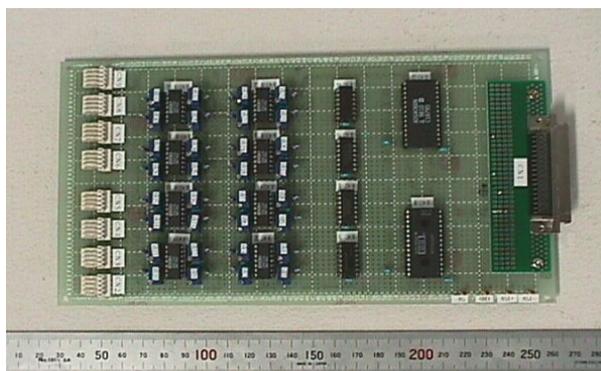


図 6 Appearance of Circuit Assembly for Signal Detection

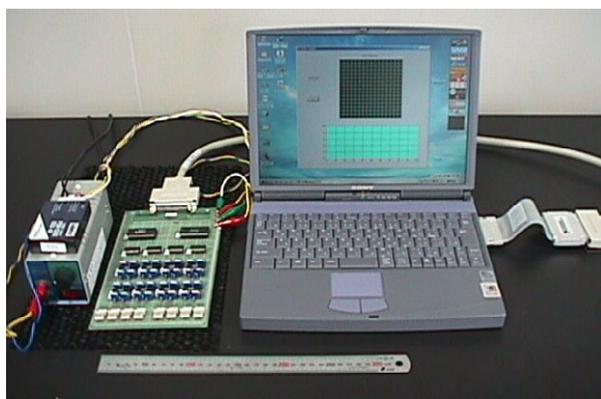


図 7 Appearance of Whole System for Signal Detection

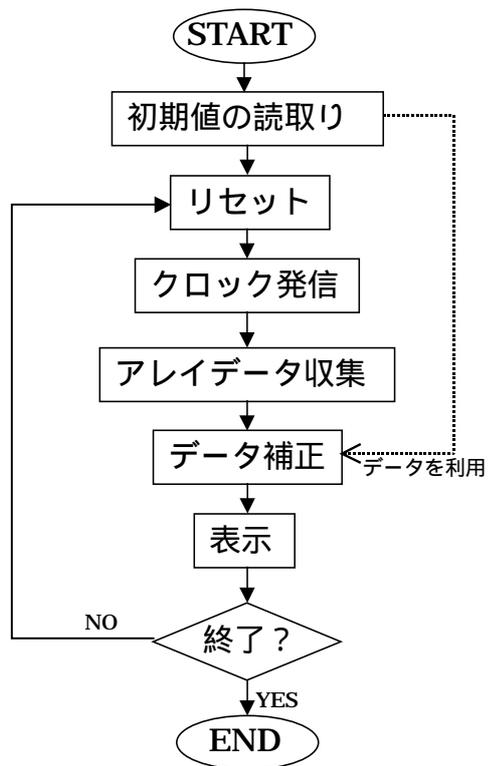
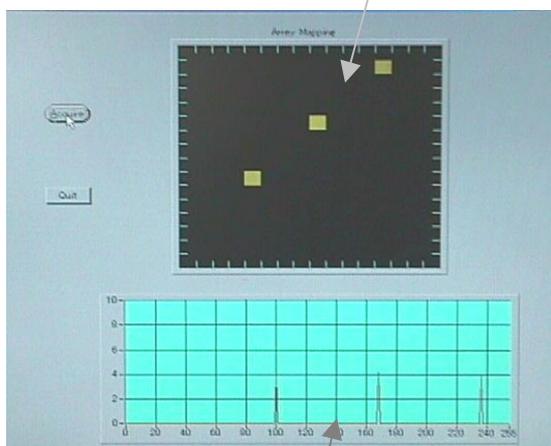


図 9 Algorithm of the system

Color Map Indication of 2-D Array



Indication of Signal Level

図 8 Example of Indication on CRT
(Apply Signal on (4,7)(8,11)(12,15))

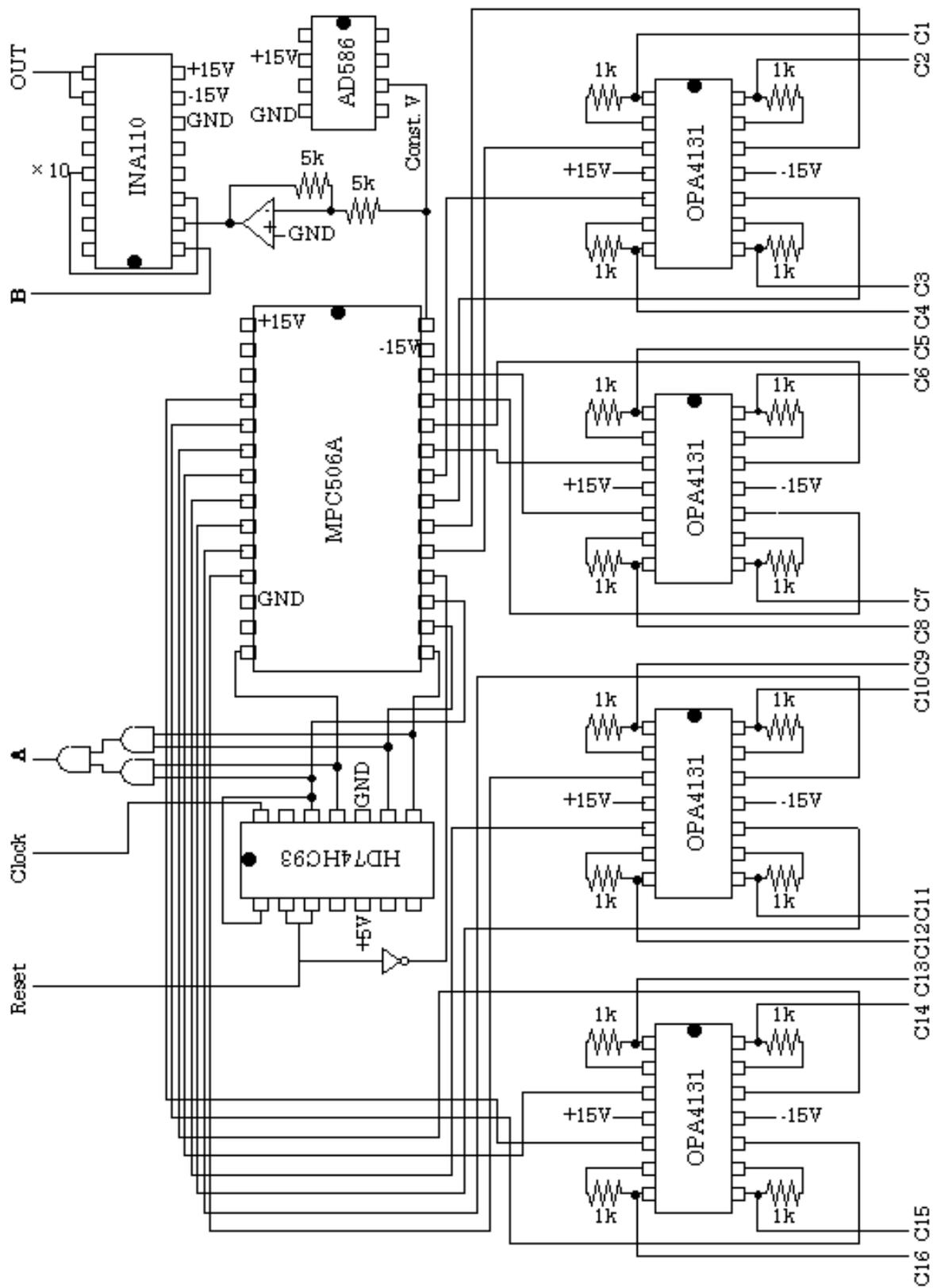


图 10-1. 回路图 (行电压印加回路と差動増幅回路)

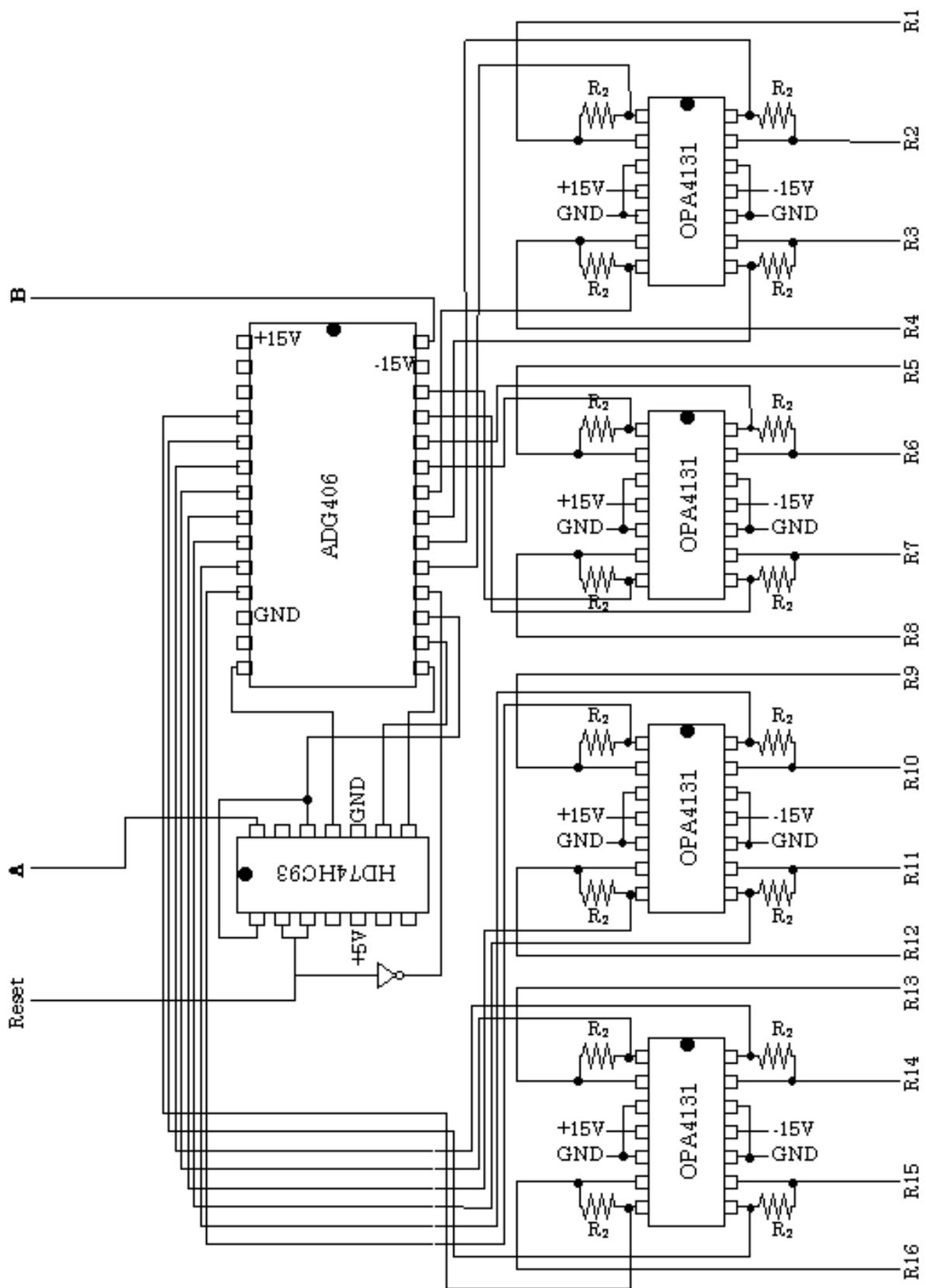


图 10-2. 回路图 (列电压测定回路)