

【デバイス実装グループ】

L C Dパネル検査用新型プローブ「パラレルプローブ」

(平成11年度委託試験完了テーマ)

概 要

リソグラフィとメッキ技術を用い平行パターンを形成して、それを一括成型する事により、次世代L C Dに対応する狭ピッチで多ピンのプローブを開発した。

原理・構造

集積回路(I C)には多数の電極が用いられる。

その製造過程では、個々の電極に対し、導通検査を行う必要があるが、例えば、液晶ディスプレイの電極数は数千を超え、しかもその間隔は数十 μm となる。

検査工程を省力化するためには、新型プローブを開発する必要があるが、従来(図1)ではタングステン針を1本ずつ手で植えていた。

この方法では、電極数の増加と、狭間隔化に対応できなくなるため、リソグラフィ・メッキ・エッチング技術等を適用し、プローブの作製技術の開発を行った。

これにより、50 μm 以下の狭間隔化(図2)に対応でき、これをモジュール化(図3)して製品とした。

特 徴

- 1) 人手作業によらない製造方法でコストダウン
- 2) 今まで、不可能とされた40 μm ピッチまで可能
- 3) コンタクト回数100万回を達成
- 4) オーバードライブ0.3mm~0.5mm可能
- 5) ピッチ精度 $\pm 5\mu\text{m}$

用 途

L C Dパネル検査用プローブ(P D P、T F T、S T N、E L、ポリシリコンT F T 等)、

B G A・C S P基板検査用プローブ、I Cチップ検査用プローブ



図1 従来のプローブ



図2 開発したパラレルプローブ



図3 モジュール化したプローブ